

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2005 EPO. All rts. reserv.

11126383

Basic Patent (No,Kind,Date): JP 5082466 A2 19930402 <No. of Patents: 002>

ANNEALING METHOD FOR SEMICONDUCTOR LAYER (English)

Patent Assignee: SONY CORP

Author (Inventor): NOGUCHI TAKASHI

IPC: *H01L-021/268; H01L-021/20

CA Abstract No: 119(26)284111K

Derwent WPI Acc No: C 93-147188

JAPIO Reference No: 170415E000077

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 5082466	A2	19930402	JP 91268467	A	19910918
(BASIC)					
JP 3203706	B2	20010827	JP 91268467	A	19910918

Priority Data (No,Kind,Date):

JP 91268467 A 19910918

DIALOG(R)File 347:JAPIO

(c) 2005 JPO & JAPIO. All rts. reserv.

04090766 **Image available**

ANNEALING METHOD FOR SEMICONDUCTOR LAYER

PUB. NO.: **05-082466** [JP 5082466 A]

PUBLISHED: April 02, 1993 (19930402)

INVENTOR(s): NOGUCHI TAKASHI

APPLICANT(s): SONY CORP [000218] (A Japanese Company or Corporation), JP
(Japan)

APPL. NO.: 03-268467 [JP 91268467]

FILED: September 18, 1991 (19910918)

INTL CLASS: [5] H01L-021/268; H01L-021/20

JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components)

JAPIO KEYWORD:R002 (LASERS)

JOURNAL: Section: E, Section No. 1407, Vol. 17, No. 415, Pg. 77,
August 03, 1993 (19930803)

ABSTRACT

PURPOSE: To enable annealing a thick semiconductor layer and form a semiconductor layer of large grain diameter, by enabling the irradiation of a semiconductor layer with excimer laser light from the substrate side, and the irradiation with the excimer laser light from both sides of the semiconductor layer.

CONSTITUTION: In a first process, a semiconductor layer 13 is formed on the upper surface of an ultraviolet radiation transparent substrate 11. In a second process, the semiconductor layer 13 is irradiated with excimer laser light 20, from the upper surface side of the semiconductor layer 13. Thus the upper layer of the semiconductor layer 13 is annealed. At the same time, the semiconductor layer 13 is irradiated with excimer laser light 21 from the lower surface side of the ultraviolet radiation transparent substrate 11. Thus the lower layer of the semiconductor layer 13 is annealed. Thereby the whole region of the semiconductor layer 13 in the thickness direction is annealed.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-82466

(43) 公開日 平成5年(1993)4月2日

(51) Int. Cl. ⁵

H01L 21/268

21/20

識別記号

Z 8617-4M

9171-4M

F I

審査請求 未請求 請求項の数 1 (全3頁)

(21) 出願番号 特願平3-268467

(22) 出願日 平成3年(1991)9月18日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 野口 隆

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

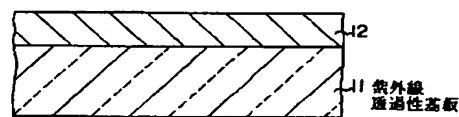
(74) 代理人 弁理士 船橋 国則

(54) 【発明の名称】 半導体層のアニール処理方法

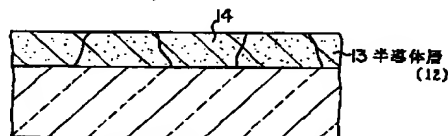
(57) 【要約】

【目的】 本発明は、基板側から半導体層へのエキシマレーザ光の照射を可能にして、エキシマレーザ光を半導体層の両面側より照射することにより、厚い半導体層のアニール処理を可能にし、大粒径の半導体層の形成を図る。

【構成】 第1の工程で紫外線透過性基板11の上面に半導体層13を形成し、その後第2の工程で半導体層13の上面側よりエキシマレーザ光20を半導体層13に照射して半導体層13の上層をアニール処理するとともに、紫外線透過性基板11の下面側よりエキシマレーザ光21を半導体層13に照射して半導体層13の下層をアニール処理することにより、半導体層13を厚さ方向の全域にわたってアニール処理する。

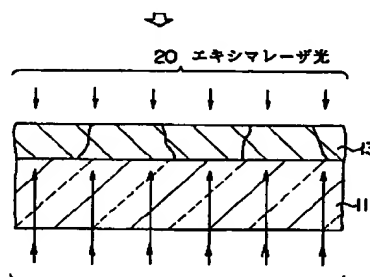


第1の工程(1)



【図相成長】

第1の工程(2)



21 エキシマレーザ光

第2の工程

実施例の処理工程図

【特許請求の範囲】

【請求項 1】 紫外線透過性基板の上面に半導体層を形成する第 1 の工程と、
前記半導体層の上面側と前記紫外線透過性基板の下面側との両方向よりエキシマレーザ光を当該半導体層に照射して、当該半導体層をアニール処理する第 2 の工程とによりなる半導体層のアニール処理方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体層のアニール処理方法に関する。

【0002】

【従来の技術】 低温プロセスで基板上に形成した半導体層（例えば多結晶シリコン層）のアニール処理を行う方法の一つに、半導体層の上方側よりエキシマレーザ光を照射して加熱する方法がある。上記アニール処理方法は半導体層の結晶性を改善して高性能化する方法として提案されている。通常、エキシマレーザ光は、波長が 308 nm または 249 nm の紫外線で、パルス発振される。このため、アニール処理では、半導体層の上面よりおよそ 40 nm の深さまで十分に加熱され、双晶や転移等の結晶欠陥が解消されて結晶性が向上する。この結果、上記半導体層にトランジスタを形成した場合には、トランジスタの移動度が高くなり、しきい値電圧が低減され、スイングが小さくなり、リーク電流が低減されて、トランジスタが高性能化される。

【0003】

【発明が解決しようとする課題】 しかしながら、上記のようにエキシマレーザ光を半導体層の上面側より照射してアニール処理する方法によって、半導体層の厚さ方向の全域にわたってアニール処理するには、半導体層の厚さをおよそ 40 nm 以下にしなければならない。また照射回数を重ねても、エキシマレーザ光がパルス発振のため、半導体層の厚さが 40 nm 以上になるとアニール処理効果が低減する。ところが半導体層を 40 nm 以下の厚さに形成した場合には、半導体層を構成する結晶の粒径が小さくなる。このため、半導体層にトランジスタを形成した場合に、トランジスタの接合領域に結晶粒界が掛かるために、例えばリーク電流が発生してトランジスタの特性が低下する。

【0004】 本発明は、大きな結晶粒を有しかつ性能に優れた半導体層を形成する半導体層のアニール処理方法を提供することを目的とする。

【0005】

【課題を解決するための手段】 本発明は、上記目的を達成するためになされた半導体層のアニール処理方法である。すなわち、第 1 の工程で紫外線透過性基板の上面に半導体層を形成し、その後第 2 の工程で半導体層の上面側と紫外線透過性基板の下面側との両方向よりエキシマレーザ光を半導体層に照射することにより当該半導体層

をアニール処理する。

【0006】

【作用】 上記アニール処理方法では、半導体層を形成する基板に紫外線透過性基板を用いたので、半導体層の上面側からエキシマレーザ光を照射するアニール処理に加えて、エキシマレーザ光を紫外線透過性基板側からも照射することにより、半導体層は下面側からもアニール処理される。このため、従来の半導体層のおよそ 2 倍の厚さの半導体層が厚さ方向の全域にわたってアニール処理される。また半導体層の厚さがおよそ 2 倍になるので、半導体層を形成する結晶の粒径も大きくなる。

【0007】

【実施例】 本発明の実施例の一例を図 1 に示す処理工程図により説明する。図に示すように、第 1 の工程（1）で、例えば低圧化学的気相成長法によって、石英ガラスよりなる紫外線透過性基板 11 の上面に非晶質シリコン層 12 を例えば 100 nm の厚さに形成する。上記化学的気相成長法では、例えば反応ガスにモノシラン（SiH₄）を用い、反応温度を 550℃以下にして非晶質シリコン層 12 を成長させる。なお化学的気相成長法によって形成したシリコン層が非晶質化していない場合には、シリコン層にシリコン（Si⁺）をイオン注入して非晶質化して非晶質シリコン層 12 を生成する。次いで第 1 の工程（2）で、上記非晶質シリコン層 12 に対して固相成長（例えば 600℃で 20 時間）を行って、所定の粒径（例えばおよそ 2 μm 以上の粒径）を有する多結晶シリコンよりなる半導体層 13 を生成する。このとき、生成された結晶粒中には双晶や転移等の結晶欠陥 14 が発生する。

【0008】 その後第 2 の工程で、半導体層 13 の上面側より当該半導体層 13 にエキシマレーザ光 20 を例えば 1 パルス照射して、半導体層 13 の上層をアニール処理する。続いて紫外線透過性基板 11 の下面側より半導体層 13 にエキシマレーザ光 21 を例えば 1 パルス照射する。照射したエキシマレーザ光 21 は紫外線透過性基板 11 を透過して半導体層 13 の下層に吸収され、半導体層 13 の下層をアニール処理する。上記アニール処理方法では、半導体層 13 の両面側よりエキシマレーザ光 20、21 を照射するので、厚さがおよそ 100 nm の半導体層 13 の厚さ方向の全域にわたってアニール処理される。このため、半導体層 13 に発生した結晶欠陥 14（第 1 の工程（2）参照）は解消される。なおエキシマレーザ光 20、21 の照射は、同時に行ってもよく、またはどちらか一方側より順に行ってもよい。

【0009】 上記の如くにアニール処理された半導体層 13 に、薄膜トランジスタ（図示せず）を形成した場合には、薄膜トランジスタの特性のうち、例えば（イ）移動度が高くなる、（ロ）しきい値電圧が低下する、

（ハ）スイングが小さくなる、（ニ）リーク電流が少なくなる。したがって、薄膜トランジスタは高性能化され

る。

【0010】また上記アニール処理において、半導体層 13 に、エキシマレーザ光 20、21 を連続して複数回パルス照射することにより、さらに厚い半導体層 13 をその厚さ方向の全域にわたってアニール処理することができる。

【0011】

【発明の効果】以上、説明したように本発明によれば、基板に紫外線透過性基板を用いて、半導体層の上面側からと紫外線透過性基板側からとよりエキシマレーザ光を 10 照射するので、半導体層は両面側よりアニール処理される。このため、従来の半導体層のおよそ 2 倍の厚さの半

導体層をアニール処理することができる。この結果、半導体層の厚さをおよそ 2 倍にできるので、大粒径の半導体層を形成することが可能になる。したがって、半導体層に形成する薄膜トランジスタの特性の向上が図れる。

【図面の簡単な説明】

【図 1】実施例の処理工程図である。

【符号の説明】

- 11 紫外線透過性基板
- 13 半導体層
- 20 エキシマレーザ光
- 21 エキシマレーザ光

【図 1】

